

NONLINEAR DISTORTION COMPENSATING METHOD

Patent Number: JP4290321

Publication date: 1992-10-14

Inventor(s): SAKANE TOSHIRO

Applicant(s):: FUJITSU LTD

Requested Patent: ☐ JP4290321

Application Number: JP19910055117 19910319

Priority Number(s):

IPC Classification: H04B7/005 ; H03H17/02 ; H03M1/10 ; H04B3/04

EC Classification:

Equivalents:

Abstract

PURPOSE: To remarkably miniaturize a high frequency power amplifier to be used in a digital/micro radio equipment.

CONSTITUTION: In a digital radio transmitter equipped with a modulation part 1 generating modulation wave by using an analog signal after converting a digital signal to be inputted into the analog signal in a digital/analog converter 11 and a transmission part 2 converting the inputted modulation wave frequency into the transmission frequency by using the output of internal transmission local part oscillator, and a high frequency power amplifier 3 transmitting the modulation wave of the inputted transmission frequency to the prescribed power after amplification, a digital filter 4 with a ROM storing compensating coefficient compensating the nonlinear component to be generated in the high frequency power amplifier is provided on the input of the digital/analog converter, and tone distortion compensating the nonlinear distortion component to be generated in the high frequency power amplifier is preliminarily applied to the digital signal to be inputted to the digital/analog converter.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-290321

(43) 公開日 平成4年(1992)10月14日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 7/005		8226-5K		
H 0 3 H 17/02	Z	8731-5J		
H 0 3 M 1/10	B	9065-5J		
H 0 4 B 3/04	C	8226-5K		

審査請求 未請求 請求項の数 3 (全 6 頁)

(21) 出願番号 特願平3-55117
 (22) 出願日 平成3年(1991)3月19日

(71) 出願人 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中1015番地
 (72) 発明者 坂根 敏朗
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内
 (74) 代理人 弁理士 井桁 貞一

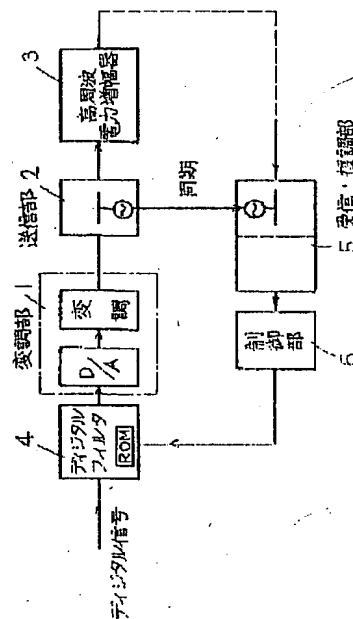
(54) 【発明の名称】 非線形歪補償方法

(57) 【要約】

【目的】 デジタルマイクロ無線装置で使用する非線形歪補償方法に関し、高周波電力増幅器の大幅な小型化を図ることを目的とする。

【構成】 入力するデジタル信号をデジタル/アナログ変換器11でアナログ信号に変換した後、該アナログ信号を用いて変調波を生成する変調部1と、内部の送信局発振器の出力を用いて、入力した該変調波の周波数を送信周波数に変換する送信部2と、入力した該送信周波数の変調波を所定電力まで増幅して送出する高周波電力増幅器3とを有するデジタル無線送信装置において、該高周波電力増幅器で発生する非線形成分を補償する補償係数が格納されたROMが付加されたデジタルフィルタ4を、該デジタル/アナログ変換器の入力側に設け、該デジタル/アナログ変換器に入力するデジタル信号に高周波電力増幅器で発生する非線形成分を補償する歪を予め与えるように構成する。

第1〜第3の本発明の原理ブロック図



【特許請求の範囲】

【請求項1】 入力するデジタル信号をデジタル／アナログ変換器(11)でアナログ信号に変換した後、該アナログ信号を用いて変調波を生成する変調部(1)と、内部の送信局発振器の出力を用いて、入力した該変調波の周波数を送信周波数に変換する送信部(2)と、入力した該送信周波数の変調波を電力増幅して送出する高周波電力増幅器(3)とを有するデジタル無線送信装置において、該高周波電力増幅器で発生する非線形歪を補償するための補償係数が格納されたROMが付加されたデジタルフィルタ(4)を該デジタル／アナログ変換器の入力側に設け、該デジタルフィルタが、該デジタル／アナログ変換器に入力するデジタル信号に、高周波電力増幅器で発生する非線形歪を補償する歪を予め与えることを特徴とする非線形歪補償方法。

【請求項2】 該高周波電力増幅器から送出される変調波を、内部で発生した受信局発信号を用いて周波数変換した後、復調信号を取り出す受信・復調部(5)と該復調信号を利用して制御信号を生成する制御部(6)とを設け、該制御部は、該高周波電力増幅器の動作条件の変動によって生ずる符号間干渉が最小となる様に、該制御信号を用いて該デジタルフィルタの動作を制御することを特徴とする請求項1の非線形歪補償方法。

【請求項3】 該受信局発信号を該送信局発振器の出力と同期させることを特徴とする請求項2の非線形歪補償方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はデジタルマイクロ無線装置で使用する非線形歪補償方法に関するものである。

【0002】 近年、変調方式の多値化に伴い、高周波電力増幅器のバックオフ量が増大している。例えば、16QAM変調方式の場合は約8dBであったが、64QAM変調方式の場合は約10dBとなり、更に256QAM変調方式の場合は12～13dBのバックオフを取らなければならないとなっている。

【0003】 この様なバックオフ量の増加に対応して、装置全体の電源効率が低下すると共に、電源容量を大きくしなければならないので、コストアップ、収容スペースの増大、より効果的な熱設計が必要となる。

【0004】 そこで、高周波電力増幅器のバックオフ量を低減させることにより、電源効率を改善すると共に、この増幅器の大幅な小形化を図ることが必要である。

【0005】

【従来の技術】 図5は従来例のブロック図、図6は図5中の送信側詳細ブロック図、図7は高周波電力増幅器動作説明図である。

【0006】 以下、図6、図7を参照して図5の動作を説明する。まず、図6において、変調部1に入力した、例えばI ch及びQ chのデジタル信号をデジタル／ア

ナログ変換器11でアナログ信号に変換した後、低域通過フィルタ12で帯域幅を制限して直交変調器13に加える。

【0007】 直交変調器では、I ch及びQ chのアナログ信号を用いて、例えば中間周波帯のキャリア14を多値QAM変調して多値QAM変調波を生成し、送信部2の中の周波数変換器21に送出する。周波数変換器には、送信局発振器22からの送信局発信号も加えられているので、高周波帯の多値QAM変調波に周波数変換した後、プリディストータ31に加える。

【0008】 ここで、高周波電力増幅器32はA級動作をしているので、図7の①に示す様に、入力レベルがあるレベル付近までは入出力特性は直線的に変化する。しかし、あるレベル以上になるとAM-AM変換が生じて、直線部分から外れて徐々に飽和状態に近づく。

【0009】 また、入出力特性が直線部分から外れる付近になると、AM-PM変換が生じて、例えば図7の②に示す様な位相特性を示す。そこで、プリディストータ31は、図7の③及び④に示す様な歪を、周波数変換器21の出力に与えて高周波電力増幅器32に送出する。この為、高周波電力増幅器で発生する非線形歪をある程度、補償して図7の⑤及び⑥に示す様に入出力特性の直線部分が多少伸び、位相特性もある箱囲内(図中の一点鎖線の間)に入る様になる。なお、図7の③に示す様な特性はダイオードの非線形部分を重ね合わせるにより形成する。

【0010】 さて、図5に示す様に、高周波電力増幅器32から送出された多値QAM変調波は相手局の受信部71で中間周波帯の多値QAM変調波に周波数変換された後、所定レベルまで増幅されて復調部72に加えられる。

【0011】 復調部では多値QAM変調波からベースバンド信号を取り出された後、識別されてデジタル信号に変換され、トランスバーサル等化器73で等化されて符号間干渉が最小のデジタル信号が得られる。

【0012】

【発明が解決しようとする課題】 さて、高周波電力増幅器の大幅な小形化を図るには、バックオフ量を低減する必要があるが、上記の様な単純な回路構成のプリディストータが一般に使用されている。

【0013】 しかし、この方式は高周波電力増幅器の単調な非線形歪の部分は補償することができるが、それ以外の非線形歪(単調関数で表現できない領域)については補償が不可能である。

【0014】 また、プリディストータの為に、高周波電力増幅器の変動に対して完全に補償することはできず、更に、帰還ループが構成されていないので、温度及び電源変動、経年変化に対する補償が不可能である。

【0015】 しかも、高周波電力増幅器との組合せに対しても、個別に設定する必要があり、1台毎に調整しなければならない。即ち、非線形歪が単調関数で表現できない領域や環境条件の変動、経年変化などによる歪の補

3

償は不可能であるので、バックオフ量を大幅に低減することが不可能であると言う問題がある。

【0016】本発明はバックオフ量を大幅に低減して、高周波電力増幅器の大幅な小形化を図ることを目的とする。

【0017】

【課題を解決するための手段】図1は第1～第3の本発明の原理ブロック図である。1は入力するデジタル信号をデジタル／アナログ変換器でアナログ信号に変換した後、該アナログ信号を用いて変調波を生成する変調部で、2は内部の送信局発振器の出力を用いて、入力した該変調波の周波数を送信周波数に変換する送信部である。

【0018】また、3は入力した該送信周波数の変調波を電力増幅して送出する高周波電力増幅器で、4は高周波電力増幅器で発生する非線形歪を補償するための補償係数が格納されたROMが付加されたデジタルフィルタである。

【0019】更に、5は該高周波電力増幅器から送出される変調波を、内部で発生した受信局発信号を用いて周波数変換した後、復調信号を取り出す受信・復調部で、6は復調信号を利用して制御信号を生成する制御部である。

【0020】そして、第1の本発明は、デジタルフィルタをデジタル／アナログ変換器の入力側に設け、該デジタルフィルタが該デジタル／アナログ変換器に入力するデジタル信号に、高周波電力増幅器で発生する非線形歪を補償する歪を予め与える様にした。

【0021】第2の本発明は、受信・復調部と、該復調信号を利用して制御信号を生成する制御部とを設け、該制御部が該高周波電力増幅器の動作条件の変動によって生ずる符号間干渉が最小となる様に、該制御信号を利用して該デジタルフィルタの動作を制御する様にした。

【0022】第3の本発明は、該受信局発信号を該送信局発振器の出力と同期させる。

【0023】

【作用】本発明は、高周波電力増幅器によって生ずるAM-AM変換、AM-PM変換は、この増幅器の振幅特性と遅延特性に変換される。一方、線形のデジタルフィルタは振幅特性と遅延特性を補償できるので、高周波電力増幅器のダイナミック範囲内のある領域内で発生する非線形歪(AM-AM変換、AM-PM変換)は上記のデジタルフィルタで補償できると言う考えに基づいている。

【0024】これを実現する為、第1の本発明はデジタルフィルタを用いて該デジタル／アナログ変換器に入力するデジタル信号に、高周波電力増幅器で発生する非線形歪を補償する様な歪を予め与える様にした。

【0025】第2の本発明は、送信側に単純化した受信・復調部と制御部を設けると共に、デジタル／アナログ変換器の入力側にデジタルフィルタを設けて帰還ル

4

ープを形成する。また、第3の本発明は受信局発信号を該送信局発振器の出力と同期させる。

【0026】なお、上記の帰還ループを形成することにより、制御部からの制御信号を用いて、高周波電力増幅器の非線形歪が最小になる様にデジタルフィルタの動作を制御する。

【0027】これにより、高周波電力増幅器のバックオフ量が大幅に低減すると共に、電源・温度・経年変化による高周波電力増幅器自身のパラメータ変動によるビット誤り率の劣化が最小になる。

【0028】即ち、高周波電力増幅器の大幅な小形化が図れる。

【0029】

【実施例】図2は第1～第3の本発明の実施例の要部ブロック図で、図3は図2の制御部・デジタルフィルタ構成図の一例、図4は図3の同相、直交タップ部の構成図の一例で、(A)は基本的構成図、(B)は本発明の構成図である。

【0030】ここで、受信部51、復調部52は受信・復調部5の構成部分、相関器61、積分器62は制御部6の構成部分である。なお、全図を通じて同一符号は同一対象物を示す。

【0031】以下、図3、図4を参照して図2の動作を説明する。先ず、入力した、例えば、I ch, Q chのデジタル信号はデジタルフィルタ4で、後述する様に予め定められた歪が付与された後、デジタル／アナログ変換器11でアナログ信号に変換される。そして、図示しない直交変調器で、このアナログ信号を用いて、例えば多値QAM変調波を発生する。

【0032】この多値QAM変調波は、送信部2で送信局発振器21からの送信局発信号を用いて周波数変換し、高周波電力増幅器3で電力増幅して外部に送出されるが、一部は受信部51で、内蔵の受信局発振器511からの受信局発信号を用いて中間周波帯の多値QAM変調波に周波数変換する。

【0033】なお、第3の本発明は、例えば内部に設けたPLL回路(図示せず)を用いることにより、受信局発信号を送信局発信号に同期させる。さて、復調部52は入力した中間周波帯の多値QAM変調波を復調して復調信号を取り出すが、このうち極性信号と誤差信号を制御部6に加える。

【0034】そこで、図3に示す制御部は、相関器61で極性信号と誤差信号との相関をとり、積分器62は相関結果を所定時間の間、アップダウンカウンタ(図示せず)にて積分して制御信号としてデジタルフィルタ4に送出する。

【0035】デジタルフィルタ4はI ch, Q chの同相成分を補償する為の同相タップ部分41, 44と、I ch → Q ch, Q ch → I chの直交成分を補償する為の直交タップ部分42, 43から構成され、各タップ部分は図4の(A)

に示す様にFF₁～FF₄で構成されたシフトレジスタと乗算器M₁～M₄と加算器とから構成されている。なお、シフトレジスタは4段としてある。

【0036】そこで、I chのデータはFF(フリップフロップ)を1つ通過する毎に乗算器で制御信号と乗算され加算器で加算されるが、センタタップa.からの各時間毎に符号間干渉が最小となる様に制御信号が制御される。

【0037】ここで、図4の(B)に示す様に、FF₁～FF₄の出力側に高周波電力増幅器の非線形成分を補償する様な制御信号の値を書き込んだROM₁～ROM₄を設けておく。そして、電源投入時にはこの書き込んだ値のデジタル信号が、乗算器を通して初期値として加算器に加えられる。これ以降は高周波電力増幅器の変化分に対して、帰還ループが補償するようになるが、これによりこのループのダイナミックレンジが広がる。

【0038】なお、ROM₁～ROM₄と乗算器M₁～M₄の機能をそれぞれ対応するROMに書き込むことにより、ROMと乗算器が1つのROMに置き換えることが可能である。つまり、本来、図2のデジタル/アナログ変換器11から送信部2までは歪は発生しない筈であるが、これが歪むと云うことはバックオフ量を小さくした高周波電力増幅器で発生した非線形歪による歪が入ってきたものとして、制御部6でデジタルフィルタの乗算器に印加する制御信号の値を符号間干渉が最小になる様に制御させる。

【0039】この時の制御は緩慢でよい。何故ならば、非線形歪の発生は緩慢であり、また電源変動、温度変動も緩慢である為である。そこで、復調部、制御部、デジタルフィルタの動作速度も緩慢にすれば(これらの部分に供給するクロックを間引く)、これらの部分の消費

電力が低下する。

【0040】但し、高周波電力増幅器の非線形歪の様なアナログ的な変動に対しては、主信号のn倍の速度でサンプリング(オーバーサンプリング方式)を行なって該デジタルフィルタをフラクショナルな形で動作させ、主信号はその1/nで間引いて信号を通過させる様に構成すれば非線形歪をより細かく保証することができる。

【0041】

【発明の効果】以上詳細に説明した様に、本発明によれば、高周波電力増幅器のバックオフ量を小さくできるので、高周波電力増幅器の大幅な小型化を図ることができると云う効果がある。

【図面の簡単な説明】

【図1】第1～第3の本発明の原理ブロック図である。

【図2】第1～第3の本発明の実施例の要部ブロック図である。

【図3】図2の制御部・デジタルフィルタ構成図の一例である。

【図4】図3の同相、直交タップ部の構成図の一例で、(A)は基本的構成図、(B)は本発明の構成図である。

【図5】従来例のブロック図である。

【図6】図5中の送信側詳細ブロック図である。

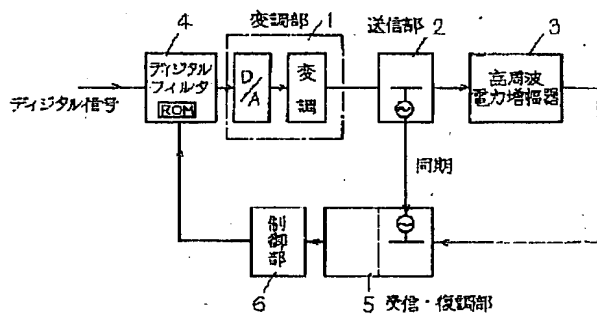
【図7】高周波電力増幅器動作説明図である。

【符号の説明】

1	変調部	2	送信部
3	高周波電力増幅器	4	デジタルフィルタ
5	受信・復調部	6	制御部

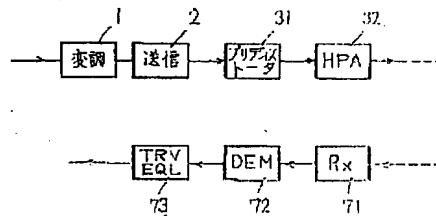
【図1】

第1～第3の本発明の原理ブロック図



【図5】

従来例のブロック図

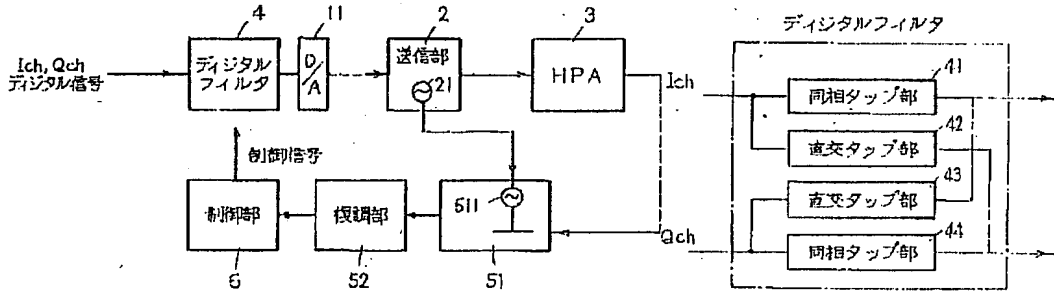


【図2】

【図3】

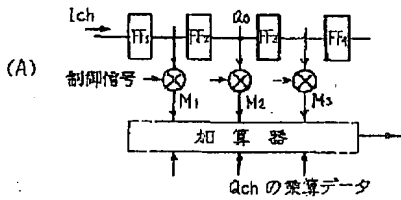
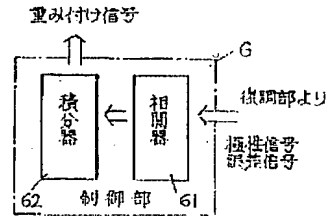
第1～第3の発明の実施例の要部ブロック図

図2の制御部・デジタルフィルタ構成図の一例



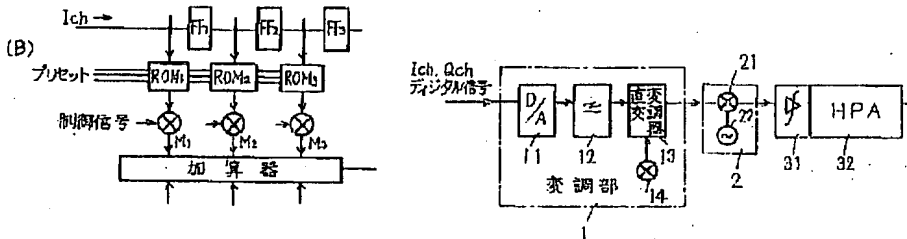
【図4】

図3の同相、直交タップ部の構成図の一例



【図6】

図5中の送信側詳細ブロック図



【図7】

高周波電力増幅器動作説明図

